

ANALISI COMPUTER DI BORDO (OBC)

PROGETTO SSL

MARZO 2006

1 Introduzione

Questo documento è una sezione del rapporto di lavoro realizzato durante lo stage che ho svolto nel periodo 2005-2006 grazie alla borsa di studio Chaudoire concessami dalla SUPSI. Il rapporto è rintracciabile presso gli archivi del laboratorio SSL. Nelle sezioni seguenti ho riportato i risultati della ricerca sui computer di bordo (OBC¹) utilizzati da altri progetti universitari nel campo pico-satelliti.

2 Cal Poly State University (USA), CP1

Il computer di bordo è un modulo Netmedia BasicX24. Il *core* di questo modulo è un Atmel 8535 RISC.

Questo modulo è programmabile in Basic, è dotato di 16 linee di I/O di cui 8 configurabili come ingressi AD a 10bit, multitasking, gestione matematica in virgola mobile, orologio di sistema, ecc. Le dimensioni sono ridottissime. Il range di temperatura supportato e compreso fra 0 e 70 °C.

Consultando il sito web di questo prodotto ho trovato una versione aggiornata denominata BX24p che oltre ad essere più veloce², supporta un range di temperatura più alto per l'utilizzo industriale compreso fra -40 e +85 °C.

Ulteriori informazioni riguardo questa scheda si possono trovare sul sito

<http://www.basicx.com/>

Le informazioni in questa sezione sono prese dal documento [2].

3 University of Texas (USA), CanSat

L'OBC utilizzato in questo progetto è un microcontrollore ATMEL ATmega163. La selezione di questo controllore è stata fatta scartando diversi altri modelli. La tabella 1 riporta i controllori presi in considerazione.

Tabella 1: Lista controllori possibili per progetto CanSat

Company	Reason for Rejection or Selection
Motorola	Hard to solder because of BMG configuration
Hitachi	Programming skills very limited
Intel	High power consumption
Microchip, PIC	Nothing wrong
ATMEL	Nothing wrong

¹On Board Computer

²82000 al posto di 65000 BIPS (Basic Instruction Per Second)

Dalla tabella 1 risulta che i controllori possibili erano 2. La scelta è finita su un ATMEL a causa di esperienze già avute con i progetti precedenti. L'elenco seguente riporta le principali caratteristiche del controllore:

- 16 KB in system Programmable Flash
- 1024 Bytes of SRAM
- 512 Bytes of Programmable EEPROM
- One 8 bit timer/counter
- One 16 bit timer/counter
- 8 channels and 10 bit Analog/Digital Converter
- Programmable watch-dog timer
- Programmable Serial UART
- Master/Slave SPI serial interface
- 32 programmable I/O lines
- Cost only 6.42\$

4 University of Stanford (USA), QuakeSat

L'OBC utilizzato in questo progetto è una scheda prodotta dalla società *Diamond Systems* sulla quale è montato addirittura un processore ZFx86. La tabella 2 mostra le principali caratteristiche della scheda.

Tabella 2: Caratteristiche scheda Prometheus

Features	Benefits
Low-power ZFx86 processor	Reduced heat dissipation / no fan required
Integrated Ethernet and system I/O	Small size, Light weight
Integrated data acquisition	Single-board solution for increased reliability Guaranteed compatibility
-40 ↔ +85 °C operation	Compatible with vehicle and outdoor applications

Dispone di una memoria da 32 MB e di una memoria FLASH da 192 MB. La scheda è stata scelta per la sua capacità di lavorare in condizioni di temperatura non standard (-40 ↔ +85 °C) e per la presenza di 16 canali analogici a 16 bit in entrata. È stato utilizzato il sistema operativo LINUX. Informazioni più dettagliate riguardo alla scheda sono consultabili al sito

<http://www.diamondsystems.com/products/prometheus#desc>

5 University of Washington (USA)

In questo progetto è stato utilizzato una scheda Tattletale 8v2. La documentazione riguardante questa scheda è consultabile al sito

http://www.onsetcomp.com/Products/Product_Pages/Tattletale_pages/TT8.html

La scheda è stata scelta per le seguenti caratteristiche:

- 9 linee analogiche
- 2 porte RS232
- richiede poco lavoro per l'integrazione elettronica
- basso costo (circa 500 \$)
- capacità di regolare la velocità del *clock* e di conseguenza la potenza in entrata al processore. Questo permette al CubeSat di minimizzare il consumo di energia dei sistemi C&DH³ a dipendenza dello stato (*operating mode*) in cui si trova.

I processori montati sulla scheda sono un motorola 68332 ed un coprocessore PIC16C64.

6 University of Kansas (USA), KuteSat

Il controllore utilizzato è un PIC18F41420.

7 University of Toronto (Canada), CanX-1

L'OBC del CANX-1 è basato su di un microcontrollore ARM7 a 40 MHz, una memoria esterna RAM da 2MB, una memoria FLASH da 32MB ed una piccola memoria ROM da 128 KB.

La memoria ROM è una componente resistente alle radiazioni in cui viene inserito un codice di avvio (*boot-strap code*) in grado di garantire le operazioni base del modulo, codice di inizializzazione, funzionalità base per restare in vita e codice per la comunicazione. Inoltre contiene delle routine per il rilevamento e la correzione di errori (EDAC).

Una parte della memoria FLASH viene utilizzata per salvare e scrivere grandi quantità di dati mentre un'altra parte per salvare software di alto livello e firmware aggiornato proveniente dalla stazione base. L'EDAC provvede a controllare quest'ultima parte. Le informazioni in questa sezione sono prese dal documento [3].

8 University of Aalborg (Danimarca)

8.1 AAU CubeSat

In questo progetto è stato utilizzato il microcontrollore *low power* C161 della Siemens. Lavora ad una velocità di 10MHz con 4 MB di memoria RAM metà della quale viene utilizzata per salvare le immagini prese con la camera di bordo. Una memoria

³Communication & Data Handling

PROM da 512kB contiene il software iniziale ed una memoria FLASH da 256KB viene utilizzata per eseguire *upload* di nuovo software dopo il lancio.

L'elenco seguente riporta le principali caratteristiche del controllore:

- High Performance 16-bit CPU with 4-stage pipeline
- 125 ns Instruction Cycle Time at 16 MHz CPU Clock
- 625 ns Multiplication (16 x 16 bit)
- 1,25 μ s Division (32/16 bit)
- Clock Generation via Prescaler or via Direct Clock Input
- Enhanced Boolean Bit Manipulation Facilities
- Additional Instructions to Support HLL and Operating Systems
- Register-Based Design with Multiple Variable Register Banks
- Single-Cycle Context Switching Support
- Up to 4 MBytes Linear Address Space for Code and Data

Le informazioni in questa sezione sono prese dalle pagine internet

<http://cubesat.auc.dk/>

http://www.nalanda.nitc.ac.in/industry/appnotes/siemens/cdrom/siemens/www/hl_local/index.htm

8.2 AAUSat II

Questa seconda versione di CubeSat monta un processore diverso rispetto al primo modello. L'OBC è un Atmel AT91SAM7A1 basato su un processore ARM7 con un controllore CAN integrato. Tutte le interfacce con gli altri sottosistemi avvengono infatti tramite bus CAN.

Le caratteristiche principali di questo OBC sono:

- High speed 32 bit RISC CPU at 40MHz
- 2 MB static low-power RAM
- 4 MB Data storage (FLASH-RAM)
- 4 MB Code storage (FLASH-ROM)
- CAN bus interface @125kbps
- RS232 debugging/SW-upload interface
- Power monitor/power-on reset
- Full eCos/RedBoot support

Ulteriori informazioni sono consultabili sul sito

<http://www.ausatii.aau.dk>

9 Universität Würzburg (Germany), UWE-1

Il processore di questo CubeSat è un Hitachi H8S-2674R su cui è stato carico il sistema operativo μ CLinux. Maggiori dettagli sono consultabili al sito

<http://www7.informatik.uni-wuerzburg.de/cubesat/>

Sul sito non sono riuscito a trovare documenti da poter scaricare, ma soltanto informazioni *online* e purtroppo molto poco dettagliate.

10 Norwegian Universities, nCube

L'OBC è un Atmel AVR 8 bits RISC. Maggiori informazioni sono rintracciabili sul sito

<http://www.ncube.no/>

Il progetto nCube è cominciato nel 2001 per merito di *Andøya Rocket Range* e del *Norwegian Space Centre*. Al progetto hanno partecipato più di 80 studenti di diverse università e collegi norvegesi. Quindi il progetto non coinvolgeva solo una università ma bensì tutta la nazione.

11 Delft University (Netherlands), Delfi-C3

L'OBC è un controllore ultra low power MSP430 della Texas Instruments. La scheda su cui è montato il microcontrollore è quella fornita dalla società Pumpkin Inc. insieme al "*Cubesat kit*".

Gli altri sottosistemi utilizzano dei PIC per comunicare con l'OBC (tramite bus seriale I2C). Nel caso si presentasse un problema all'OBC, i PIC sono in grado di trasmettere un minimo di informazioni vitali direttamente al sottosistema di comunicazione in modo da poter essere trasmesso alla *ground station*.

Queste informazioni sono prese dal documento [4]. Ulteriori informazioni sul sito

<http://www.delfic3.tudelft.nl/>

12 Università di Torino (Italia), PICpot

L'OBC del satellite è composta da due processori di bordo **A** e **B** uno per ogni ricetrasmittitore⁴. I processori sono degli MSP430.

Altri processori sono presenti nel satellite per i sottosistemi. Ad esempio una scheda è dedicata alla gestione delle immagini (compressione JPEG) ed utilizza un DSP BlackFin della Analog Devices, dotato di 2MB di memoria RAM e altri 2MB di memoria FLASH. Ulteriori informazioni possono essere consultate alla pagina web

<http://polimage.polito.it/picpot/>

⁴La comunicazione a terra avviene su due frequenze: 437.485 MHz e 2.44GHz

13 Tokio Institute of Technology (Japan)

13.1 CUTE-I

L'OBC consiste in una 8bitMPU⁵ H8/300 con 32 KB di memoria ROM e 1 KB di memoria RAM. I sottosistemi hanno due tipi di memoria: una SRAM da 4 Mbit che viene utilizzata per salvare dati provenienti da vari sensori, ed una memoria EEPROM da 256 kbit dove sono salvati i dati per la sequenza iniziale dei vari sottosistemi. Ulteriori informazioni al sito

http://lss.mes.titech.ac.jp/ssp/cubesat/index_e.html

13.2 Cute-1.7+APD

Questo modulo è il successore del CUTE-I. Il volume è raddoppiato (20×10×10 cm). La sigla APD sta per *Avalanche Photo Diode*.

Il computer di bordo consiste in una scheda PDA. Le caratteristiche di questa scheda sono le seguenti:

CPU : ARMV4I 400 MHz

Sistema Operativo : Microsoft Windows CE.NET

Memoria RAM : 32 MB

Memoria FLASH : SD Card da 128MB

Interfacce : USB, MMC/SD Card slot

Dimensioni : 70×100×5 mm

Ulteriori informazioni al sito

http://lss.mes.titech.ac.jp/ssp/cute1.7/index_e.html

14 National Space Program Office (Taiwan), YamSat

L'OBC previsto per i tre satelliti YamSat⁶ 1A, 1B e 1C è un microcontrollore 80C52 con 32 KB di memoria esterna.

Riferimenti bibliografici

[1] *Tokyo Tech CubeSat: CUTE-I - Design & Development of Flight Model and Future Plan* -,

Koji Nakaya, Kazuya Konoue, Hirotaka Sawada, Kyoichi Ui, Hideto Okada, Naoki Miyashita, Masafumi Iai, Tomoyuki Urabe, Nobumasa Yamaguchi, Munetaka Kashiwa, Kuniyuki Omagari, Ikutaro Morita and Saburo Matunaga, Laboratory for Space Systems, Tokyo Institute of Technology.

⁵Micro Processing Unit)

⁶La sigla **YAM** sta per: **Y**oung, developed by young people; **A**mateur Radio Communication; **M**icro-spectrometer payload and **M**icro Electro Mechanical Systems Technologies

- [2] *The Electronic System Design, Analysis, Integration, and Construction of the Cal Poly State University CP1 CubeSat*,
Jake A. Schaffner Electrical Engineering Department Project Manager, Advisor:
Dr. J. Puig-Suari Aerospace Engineering Dept,
California Polytechnic State University.
- [3] *Canada's Smallest Satellite: The Canadian Advanced Nanospace eXperiment (CanX-1)*,
G. James Wells, Luke Stras, Tiger Jeans, Advisors: Dr. R. E. Zee Manager Space
Flight Laboratory, F. M. Prannajaya CanX Program Manager, D. G. Foisy SFL
Computer Engeneer,
Space Flight Laboratory, University of Toronto Institute for Aerospace Studies.
- [4] *Delfi-C3: a Student Nanosatellite Test-bed for in-orbit Demonstration of Micro Systems Technology*,
J. Rotteveel, G.T. Aalbers, A.R. Bonnema, E.D. van Breukelen, J.H. Doorn, R.
van den Eikhoff, E. Van der Linden, W.J. Ubbels, R.J. Hamann, C.J.M. Verhoe-
ven, G.L.E. Monna,
Delft University of Technology.